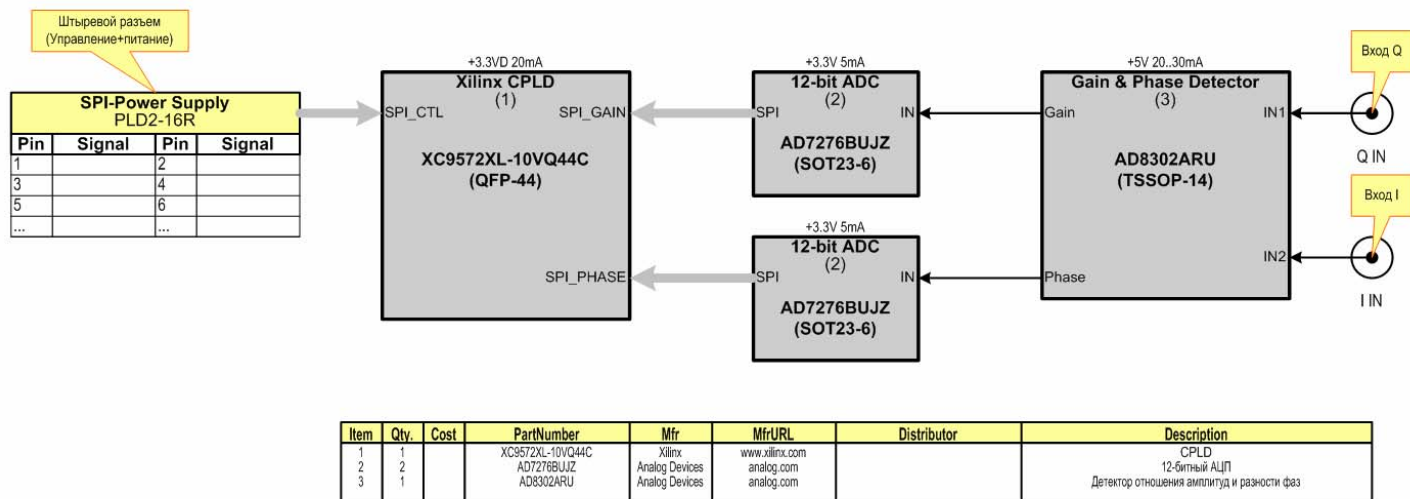


Измеритель фазового сдвига и разбаланса амплитуд квадратурных сигналов 10kHz - 2.7GHz

Возможный вариант схемотехнической реализации:



Сигналы с входов I и Q подаются на микросхему (3), которая аналоговым способом вычисляет фазовый сдвиг и отношение уровней¹ сигналов. В результате, на одном выходе микросхемы появляется напряжение, пропорциональное фазе в градусах, на другом – напряжение, пропорциональное отношению уровней сигнала в dB. Далее эти два сигнала оцифровываются с помощью двух АЦП (2) и подаются через SPI интерфейс в компьютер, где обрабатываются и выводятся на экран. Микросхема CPLD (1) служит коммутатором SPI интерфейсов.

¹ Уровнем высокочастотного сигнала (Signal Level) называют его мощность. Обычно измеряют в dBm (децибел милливатт) $dBm=10\log(P)$, где P – мощность сигнала на нагрузке 50 Ω, выраженная в милливаттах.